

# Family list

1 application(s) for: **JP61251302 (A)**



## MUTING CIRCUIT

**Inventor:** SASAKI HIROYUKI ; IZAWA KAORU

**Applicant:** ROHM CO LTD

**EC:**

**IPC:** *H03F1/00*; (IPC1-7): H03F1/00

**Publication info:** **JP61251302 (A)** - 1986-11-08  
**JP5016765 (B)** - 1993-03-05  
**JP1811009 (C)** - 1993-12-27

**Priority Date:** 1985-04-30

.....  
 Data supplied from the **espacenet** database — Worldwide

## ⑫ 特 許 公 報 (B 2)

平5-16765

⑪ Int. Cl.<sup>5</sup>

識別記号

庁内整理番号

⑭ 公告 平成5年(1993)3月5日

H 03 F 1/00

A

7239-5J

発明の数 1 (全6頁)

⑮ 発明の名称 ミューティング回路

⑯ 特 願 昭60-92914

⑰ 公 開 昭61-251302

⑱ 出 願 昭60(1985)4月30日

⑲ 昭61(1986)11月8日

⑳ 発 明 者 佐々木 浩行 京都府京都市右京区西院溝崎町21番地 ローム株式会社内

\textcircled{21} 発 明 者 伊 澤 芳 京都府京都市右京区西院溝崎町21番地 ローム株式会社内

\textcircled{22} 出 願 人 ローム株式会社 京都府京都市右京区西院溝崎町21番地

\textcircled{23} 代 理 人 弁理士 畝本 正一

審 査 官 鈴木 隆盛

\textcircled{24} 参 考 文 献 特開 昭60-80305 (JP, A) 特開 昭50-75104 (JP, A)

特開 昭55-143807 (JP, A)

## 1

## \textcircled{25} 特許請求の範囲

1 増幅すべき信号がコンデンサを介して加えられる第1の増幅器と、この第1の増幅器の出力を増幅する第2の増幅器と、電源の投入に応動して特定の時定数を持つて立ち上がるバイアス電圧を発生するバイアス回路と、このバイアス回路の出力電圧に応動して特定の時定数を持つて立ち上がる電圧を発生する電圧源と、この電圧源が発生した前記電圧と基準電圧とを比較する比較器と、前記バイアス回路の出力と前記コンデンサとの間に挿入された抵抗に並列に接続されて前記比較器の出力によつて開閉される第1のスイッチと、前記バイアス回路の出力と第1の増幅器の出力とを前記比較器の出力によつて選択的に切り換えて第2の増幅器に加える第2のスイッチとから構成されたことを特徴とするミューティング回路。

2 前記バイアス回路は、分圧抵抗に付加されたコンデンサを電源の投入時、急速に充電するブリチャージ回路を付加したことを特徴とする特許請求の範囲第1項に記載のミューティング回路。

## 発明の詳細な説明

〔産業上の利用分野〕

この発明は、電源の投入時、増幅器の出力発生を抑制するミューティング回路に係り、特に、ミューティング解除時の過渡的な電位変動によるノ

## 2

イズの発生防止に関する。

〔従来の技術〕

従来、電源の投入時の過渡的な電位変動によりノイズの発生防止には、電源の投入に応動して信号増幅系の特定の増幅器に対する増幅すべき信号を遮断するとともに、その入力部にバイアス回路から緩やかに立ち上がる直流電圧を加えるようにしたミューティング回路が提案されている。

すなわち、第3図に示すように、信号増幅用の第1および第2の増幅器2, 4が設けられ、第1の増幅器2の入力端子6には、カップリング用のコンデンサ10および抵抗12が接続されている。そして、入力端子8には信号源から増幅すべき信号がコンデンサ10を介して加えられ、第1の増幅器2で増幅された信号出力は、ミューティング用のスイッチ14を介して第2の増幅器4に加えられている。

スイッチ14は、第1の増幅器2からの出力、または、バイアス回路16が発生した直流電圧を比較器18の出力によつて選択的に切り換えるものである。

そして、バイアス回路16には、図示していない電源から電源スイッチ20を介して加えられる電源電圧V<sub>cc</sub>を分圧する分圧抵抗22, 24が設けられ、この分圧抵抗22, 24の分圧点に設け

3

られた端子 26 には、電源のノイズやリップル成分を除去するコンデンサ 28 が接続され、電源スイッチ 20 の投入に基づいて分圧点に発生する、たとえば  $V_{cc}/2$  の値の電圧は、バッファ増幅器 30 からスイッチ 14 に加えられるとともに、抵抗 32 を介して増幅器 2 の入力部に供給されている。

この場合、バイアス回路 16 には、ダイオード 34 を直列に接続した分圧抵抗 36, 38 が設けられ、各抵抗 22, 24, 36, 38 の抵抗値を  $R_{22}$ ,  $R_{24}$ ,  $R_{36}$ ,  $R_{38}$  とすると、各抵抗値は、 $R_{22} = R_{24}$ ,  $R_{36} = R_{38}$  に設定されているので、抵抗 22, 24 の定常時の分圧点電位に対して抵抗 36, 38 の分圧点電位はダイオード 34 のカソード側でその順方向降下  $V_F$  の  $1/2$  だけ低い値に設定されている。これら各分圧点電位は、比較器 18 に加えられて比較され、その比較出力は、ミューティング制御信号としてスイッチ 14 の切換えに用いられている。

このようなミューティング回路を付加した信号増幅系統では、電源スイッチ 20 の投入時、瞬時に b 点の電位が立ち上がるのに対し、a 点の電位は抵抗 22 およびコンデンサ 28 の時定数を持つて立ち上がる。このため、コンデンサ 28 の電位が b 点の電位を超えるまでの間、比較器 18 は高電位出力を発生し、これによつてスイッチ 14 が接点 y 側に閉じる。このとき、増幅器 2 からの信号が遮断されるとともに、電源投入を起点として緩やかに立ち上がる a 点の電位が、バッファ増幅器 30 を介して出力され、スイッチ 14 を介して増幅器 4 に加えられる。

コンデンサ 28 が充電されていき、a 点の電位が b 点の電位を超えると、比較器 18 は低電位出力となり、スイッチ 14 は接点 x 側に閉じ、増幅器 4 には、バイアス回路 16 からの直流バイアスが解除されて増幅器 2 からの信号が加えられる。

すなわち、電源の投入時の一定の期間（電源の投入からコンデンサ 28 の充電電位が b 点の電位に到達するまでの時間）において、増幅器 4 に対する信号が遮断され、かつ、バイアス回路 16 から緩やかな立ち上がりを持つ直流電圧が加えられ、信号入力 of ミューティングが実現される。

〔発明が解決しようとする問題点〕

しかしながら、増幅器 2 の入力部には、コンデ

4

ンサ 10 が設置されており、このコンデンサ 10 に対してバイアス回路 16 から直流電圧が加えられてチャージが行われているが、バイアス回路 16 の出力点 a' に対して c 点の電位は僅かに遅れた状態で立ち上がる。

第 4 図の A において、 $A_1$  は a' 点電位、 $A_2$  は c 点電位の立ち上がりを示す。

このため、a 点と b 点の電位の比較により、第 4 図の B に示すように、比較器 18 がミューティング制御出力を発生し、ミューティング解除によつて増幅器 2 にはコンデンサ 10 の充電電圧が加わり、その出力が増幅器 4 に加わることから、増幅器 4 とバイアス回路 16 の電位の差により、第 4 図の A に示すように、過渡的な直流電位の変化  $\Delta V$  が生ずる。

これは信号系にミューティング解除のショックノイズとして現れ、そのノイズはカップリング用のコンデンサ 10 の容量、増幅器 2, 4 の利得の両者に比例して大きくなる傾向がある。

そこで、この発明は、ミューティング制御を緩やかに行うとともに、ミューティング解除時の直流電位の変動を抑制し、ミューティング解除時のショックノイズの発生を防止しようとするものである。

〔問題点を解決するための手段〕

すなわち、この発明は、増幅すべき信号がコンデンサを介して加えられる第 1 の増幅器と、この第 1 の増幅器の出力を増幅する第 2 の増幅器と、電源の投入に応動して特定の時定数を持つて立ち上がるバイアス電圧を発生するバイアス回路と、このバイアス回路の出力電圧に応動して特定の時定数を持つて立ち上がる電圧を発生する電圧源と、この電圧源が発生した前記電圧と基準電圧とを比較する比較器と、前記バイアス回路の出力と前記コンデンサとの間に挿入された抵抗に並列に接続されて前記比較器の出力によつて開閉される第 1 のスイッチと、前記バイアス回路の出力電圧と第 1 の増幅器の出力とを前記比較器の出力によつて選択的に切り換えて第 2 の増幅器に加える第 2 のスイッチとから構成されたものである。

〔作用〕

この発明は、電源の投入時、バイアス回路の出力電圧によつて第 1 の増幅器の入力部に設けられたコンデンサを第 1 のスイッチを介して充電し、

5

バイアス回路の出力電圧とコンデンサの充電電圧を等しくするとともに、バイアス回路のバイアス出力電圧に応動して緩やかに立ち上がる電圧源が発生する電圧と、基準電圧との比較によつてミューテイング解除を行うことにより、ミューテイング制御の解除を緩やかにしている。

また、バイアス回路は、分圧抵抗に付加されたコンデンサのプリチャージを行うことにより、バイアス出力電圧の立ち上がりスピードを高めている。

〔実施例〕

以下、この発明の実施例を図面を参照して詳細に説明する。

第1図はこの発明のミューテイング回路の実施例を示し、第3図に示すミューテイング回路と同一部分には同一符号を付してある。

第1図において、バイアス回路16には、コンデンサ28を電源の投入時プリチャージするプリチャージ回路40が付加されており、このプリチャージ回路40は、コンデンサ28の電位と、ダイオード34と抵抗38の分圧点電位とを比較する比較器42と、この比較器42の出力によつて導通するスイッチング素子としてトランジスタ44および抵抗46で構成されている。

また、バイアス回路16の出力部には、その出力電圧に応動して緩やかに立ち上がる電圧を発生する電圧源として抵抗47および端子48を介して接続されたコンデンサ50が設けられている。このコンデンサ50の充電電圧と、抵抗38に発生する基準電圧とが比較器18に加えられており、比較器18はコンデンサ50の充電電圧が基準電圧を超えるまでの間、ミューテイング信号を発生する。

また、抵抗32の両端には、比較器18の出力によつて開閉される第1のスイッチ52が付加され、増幅器2、4の間には、比較器18の出力によつて切り換えられる利得可変スイッチなどのアナログスイッチで構成される第2のスイッチ54が設置されている。

以上の構成に基づき、その動作を説明する。

電源スイッチ20の投入直後、ダイオード34のカソード側に発生する基準電圧は、瞬時に立ち上がるのに対し、コンデンサ28の充電電圧は緩やかに立ち上がるため、コンデンサ28の充電電

6

位が基準電圧を超えるまで、比較器42は低電位出力を発生し、トランジスタ44が導通する。この結果、電源電圧 $V_{cc}$ からトランジスタ44を通じコンデンサ28にプリチャージ電流が流れる。このとき、トランジスタ44の導通によつて、抵抗22に対して抵抗46が並列に接続されるため、抵抗22と抵抗46の並列合成抵抗とコンデンサ18の時定数によりコンデンサ28は急速に充電される。このコンデンサ28の充電は、コンデンサ28の充電電圧がダイオード34のカソード側に発生する基準電圧を超える時点、すなわち、比較器42が高電位に移行するまで接続する。

このとき、コンデンサ28の充電電圧は、バッファ増幅器30を介してバイアス出力電圧として出力され、抵抗47を介してコンデンサ50に加えられる。したがって、コンデンサ50は、コンデンサ28の充電電圧にさらに抵抗47とコンデンサ50の充電時定数を加算した特定の時定数を持つて緩やかに充電される。

一方、電源の投入時、ダイオード34のカソード側に発生する基準電圧に比較し、コンデンサ50の充電電位は低いので、比較器18は、ミューテイング制御信号を発生する。これによつて、スイッチ54は接点y側に閉じるとともに、スイッチ52は導通し、バイアス回路16からそのバイアス出力電圧が、コンデンサ10および増幅器2に加えられ、かつ、増幅器4にもスイッチ54を介して加えられる。

そして、コンデンサ50の充電が進み、その充電電圧がダイオード34のカソード側に発生している基準電圧を超えると、その偏差に応じて比較器18は徐々にミューテイング制御出力を解除し、スイッチ54は徐々に接点x側に閉じ、また、スイッチ52は開かれる。

第2図は、以上の動作を示しており、Aにおいて、 $A_1$ はバイアス回路16のバイアス出力電圧の立ち上がり特性、 $A_2$ はコンデンサ50の端子電圧の立ち上がり特性、 $A_3$ は増幅器2の直流出力の立ち上がり特性を示す。 $A_1$ において、0ないし $t_1$ の期間は、比較器42の出力が反転してトランジスタ44が導通する期間、 $t_1$ から $t_2$ はトランジスタ44が非導通となり、抵抗22を介してコンデンサ28の充電期間であり、 $V_B$ はバイア

ス出力電圧の定常値、 $V_c$ はダイオード34のカソード側に発生する基準電圧である。

また、第2図のBは、比較器18の出力であり、電源スイッチ20の投入と同時にミューティング制御が開始され、コンデンサ50の充電電圧が特定の基準電圧を超えた後、ミューティングが解除される。

ミューティングが解除され、スイッチ52が開き、スイッチ54が接点x側に閉じると、コンデンサ10の充電電位は増幅器2を介して増幅器4に加えられるが、この場合、増幅器2の出力とバイアス回路16の出力の直流電位差が生じていないので、直流電位差によるミューティング解除のショックノイズはなく、ミューティングが解除された後は入力端子8に加えられた信号が増幅器2, 4で増幅され、出力端子56から外部増幅器やスピーカに加えられる。

実施例では、バイアス回路16にコンデンサ28のブリチャージ回路40を付加しているのので、コンデンサ28の充電時間が短縮され、コンデンサ50によるミューティング時間を付加しても、全体のミューティング時間は比較的は短くなる利点がある。

〔発明の効果〕

以上説明したように、この発明によれば、次のような効果が得られる。

- (a) 電源の投入時、バイアス回路の出力電圧によって第1の増幅器の入力部に設けられたコンデンサを第1のスイッチを介して充電するとともに、第1および第2の増幅器に加えているので、第1の増幅器の入力部とコンデンサの充電電圧とが等しくなるとともに、第1の増幅器の直流出力電圧と第2の増幅器の入力側直流電圧

が等しくできる。

- (b) 電源投入時にある時定数は持つて立ち上がるバイアス回路の直流出力電圧にさらに特定の時定数を持つて立ち上がる電圧源の電圧の立ち上がりを利用してミューティング解除の制御を行うので、ミューティング解除が緩やかになる。
- (c) (a)および(b)によつて、過渡的な直流電位の変動が抑制でき、ミューティング解除に伴うショックノイズの発生を防止できる。
- (d) 第1の増幅器の入力部に設置されるカップリング用コンデンサをバイアス回路の出力電圧を用いて急速に充電し、かつ、ミューティングを実現するので、その容量を大きくできる。
- (e) ミューティングが確実になるので、第1および第2の増幅器の増幅利得を高くすることができ、高利得増幅回路が実現できる。
- (f) 電源の投入時、バイアス回路のコンデンサをブリチャージするためのブリチャージ回路を付加すれば、そのコンデンサの充電を急速に行うことができ、バイアス出力の早期安定化とともに、ミューティング時間の短縮化を図ることができる。

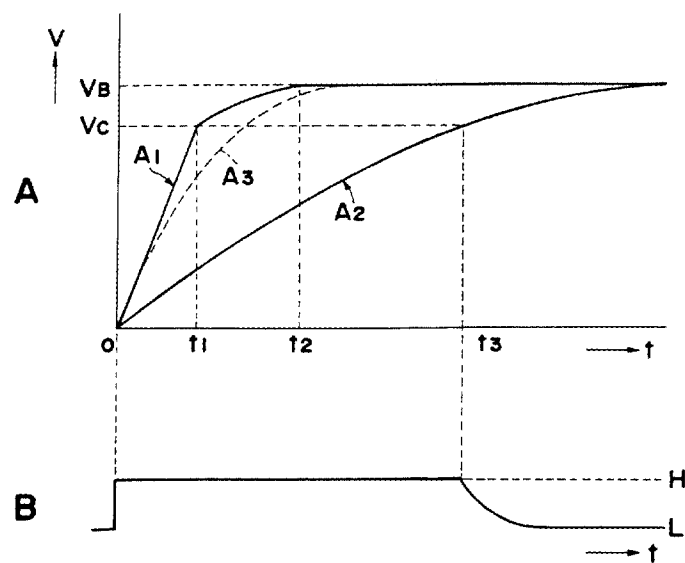
#### 図面の簡単な説明

第1図はこの発明のミューティング回路の実施例を示す回路図、第2図はその動作波形を示す説明図、第3図は従来のミューティング回路を示す回路図、第4図はその動作波形を示す説明図である。

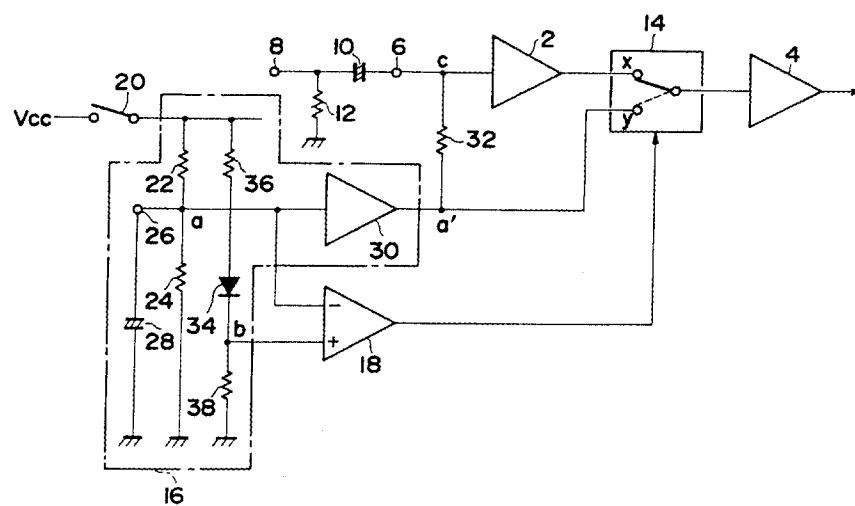
2……第1の増幅器、4……第2の増幅器、16……バイアス回路、10, 28……コンデンサ、18……比較器、32……抵抗、40……ブリチャージ回路、52……第1のスイッチ、54……第2のスイッチ。

The circuit diagram shows a multi-stage electronic circuit. It includes a power supply section with terminals 8, 10, and 6, connected to a network of resistors (12, 32, 47) and a switch (52). A central section contains a complex arrangement of resistors (22, 36, 46, 24, 28, 38) and a diode (34). This section is connected to a series of operational amplifiers (2, 4, 30, 42, 18) and a multi-input logic block (54). The logic block has inputs 'x' and 'y' and produces an output at terminal 56. The circuit is powered by a Vcc source (terminal 20) and a Vc source (terminal 26), both connected to ground (terminal 50) through various resistors and components. A dashed line labeled 16 indicates a specific functional block or module within the circuit.

- 第 2 図



第 3 图



第 4 图

